

Licenciatura em  
Engenharia Informática (LEI)

# SISTEMAS DIGITAIS

## Programa da Unidade Curricular

**Curso:** Licenciatura em Engenharia Informática

**Ano:** 1<sup>o</sup>

**Regime:** Semestral (1<sup>o</sup>)

**Ano Lectivo:** 2012/2013

**Carga Horária Total:** 160 horas

**Horas de contacto:** T:28; TP:42; OT:5;

**Créditos :** 6 ECTS

### **Docentes:**

- Docente Responsável: *Prof. Adjunto Manuel Fernando Martins de Barros*
- Parte Teórica: Prof. Adjunto Manuel Fernando Martins de Barros
- Parte Prática: Prof. Adjunto Manuel Fernando Martins de Barros
- Parte Prática: Equip. a Professor Adjunto Francisco José Alexandre Nunes
- Parte Prática: Prof. Adjunto Raul Manuel Domingos Monteiro

## OBJECTIVOS

- Familiarizar os alunos com os conceitos essenciais da lógica digital, o domínio de técnicas formais de especificação e representação de circuitos e sistemas digitais de pequena e média complexidade, quer combinatórios, quer sequenciais síncronos. Neste contexto, serão estudados os sistemas de numeração e a manipulação matemática da Álgebra de Boole fazendo uso de expressões algébricas, tabelas de verdade e diagramas lógicos.
- Compreender e estudar o funcionamento dos circuitos integrados digitais (SSI e MSI) mais frequentes baseados em circuitos combinatórios, designadamente: somadores, comparadores, multiplexers, demultiplexers, decodificadores, codificadores de prioridade, etc.
- Analisar o funcionamento de dispositivos digitais bi-estáveis e utilizar estes dispositivos no projeto de circuitos sequenciais. Ilustrar e analisar circuitos síncronos e assíncronos no domínio do tempo.
- Estudar os métodos formais de especificação de circuitos sequenciais síncronos tais como, diagrama de estados, tabela de transição de estados e mapas de excitação e com base nestes realizar a síntese e análise de circuitos sequenciais. Estudar o funcionamento dos registos de deslocamento, dispositivos aritméticos e de memória.
- Conceber e realizar pequenos projetos que compreendem a análise, montagem e teste de circuitos lógicos e integrados.
- Explorar e utilizar as técnicas de projeto de sistemas digitais de pequena complexidade e as técnicas básicas de auxílio ao projeto baseado em simuladores.
- Introduzir, explorar e utilizar as técnicas de projeto de sistemas lógico-programáveis de média complexidade.

## Programa relativo à Componente Teórica:

### 1) Introdução.

- a) Organização da disciplina;
- b) Conceitos introdutórios;
- c) Quantidades digitais e analógicas – bits, níveis lógicos e sinais digitais;
- d) Operações e funções lógicas básicas;
- e) Circuitos digitais integrados.

### 2) Funções Lógicas

- a) Funções e expressões algébricas Booleanas;
- b) Leis, teoremas e postulados da Álgebra de Boole;
- c) Formas normalizadas das expressões booleanas e tabelas de verdade;
- d) Representação e minimização de funções booleanas;
- e) Mapas de Karnaugh, adjacência lógica e agrupamentos.

**3) Simplificações de expressões lógicas**

- a) Simplificação de expressões lógicas utilizando os Postulados da Álgebra de Boole;
- b) Simplificação de expressões lógicas utilizando os Mapas de Karnaugh.

**4) Representação digital de informação**

- a) Bases de numeração e conversão entre bases;
- b) Sistemas de numeração;
- c) Operações aritméticas nas diferentes bases;
- d) Códigos para representação de números com sinal (complemento para 1 e para 2);
- e) Códigos binários para representação de números decimais;
- f) BCD, Excesso-3, Código Grey e Código ASCII.

**5) Circuitos digitais e famílias lógicas**

- a) Famílias lógicas TTL; Família CMOS;
- b) Atraso de propagação das portas lógicas e factor de mérito;
- c) Detecção de falhas na realização de circuitos digitais
- d) Saídas em "Totem-Pole" e saídas em três estados.

**6) Circuitos Combinacionais de média complexidade**

- a) Concretização de lógica combinatória em circuitos lógicos;
- b) Multiplexers e demultiplexers;
- c) Comparadores lógicos;
- d) Circuitos aritméticos (somadores, substractores e multiplicadores);
- e) Codificadores e decodificadores;

**7) Circuitos sequenciais básicos**

- a) Comportamento sequencial de circuitos;
- b) Circuitos sequenciais Síncronos e Assíncronos;
- c) Elementos básicos: Latch NOR, NAND e Latch D;
- d) Flip-flops: JK, D e T;
- e) Máquinas de Moore e de Mealey;
- f) Sinal de relógio

**8) Análise e projecto de circuitos sequenciais**

- a) Análise e síntese de circuitos sequenciais;
- b) Circuitos auto-correctores;
- c) Projecto de circuitos sequenciais de baixa complexidade;
- d) Realização de circuitos sequenciais;

### 9) Contadores, Registos e Memórias

- a) Características adicionais e utilização dos registos de deslocamento;
- b) Contadores síncronos/assíncronos Incrementador/Decrementador;
- c) Contadores por pulsação ("Ripple Counters");
- d) Circuitos integrados contadores;
- e) Estrutura das memórias de semicondutores;
- f) Memórias só de leitura, ROMs; Memórias de acesso aleatório RAMs;
- g) Implementação com ROMs.

### 10) Dispositivos de Lógica Programável

- a) Introdução ao estudo de lógica programável;
- b) Dispositivos programáveis EPROM, FPLAs, PLAs, PALs;
- c) Implementação de circuitos combinatórios/sequenciais programáveis;
- d) Programação de PALs. Exemplos de aplicações;

### Programa relativo à Parte Prática:

Pretende-se que os alunos implementem os seguintes trabalhos de laboratório:

- 1) Implementação de uma função lógica em laboratório.
- 2) Implementação de uma montagem com um conversor BCD de sete segmentos e um contador de 4 bits.
- 3) Implementação de um conversor BCD de sete segmentos com multiplexers.
- 4) Implementação de um conversor analógico digital (ADC).
- 5) Implementação de um contador com flip-flops J-K e do tipo D.
- 6) Implementação de um controlador lógico para um motor de passo utilizando flip-flops JK.
- 7) Programação de PALs.

### C - MÉTODO DE AVALIAÇÃO:

A classificação final dos alunos é obtida com base nas seguintes elementos de avaliação:

Prova escrita – **10 Valores**

Trabalhos laboratoriais – **10 Valores** (parte prática Laboratorial)

- A avaliação da prova escrita faz-se através da realização de um *exame na época normal* ou *opcionalmente* através de um *exame na época de recurso*. É requerida a obtenção de um mínimo de 50% no exame. A classificação final do exame será convertida para uma escala de 0 até 10 valores.

